

文章编号: 1000-8349(2004)02-0095-09

数字滤波技术在射电天文测量中的应用

项 英, 张秀忠

(中国科学院 上海天文台, 上海 200030)

摘要: 随着数字技术的发展, 数字信号处理芯片的速度越来越快, 这为高速数字滤波的实时实现提供了可能。简要阐述了数字滤波的原理, 并对两种数字滤波的实现方法进行了分析; 给出了数字滤波较模拟滤波的优势; 介绍了数字滤波在射电天文测量中的各种应用。

关键词: 天文观测设备与技术; 数字滤波; 综述; 射电天文测量; A/D 采样; FPGAs (Field Programmable Gate Array Circuits)

中图分类号: P111.44 文献标识码: A

1 引 言

随着 A/D 采样芯片的发展, 人们可以在更高的频率上将模拟信号转化成数字信号, 同时数字信号处理技术为各种数字信号处理提供了不同的算法, FPGA (Field Programmable Gate Array) 和 DSP (Digital Signal Processing) 芯片的运行速度也越来越快, 以前许多只能用模拟器件才能实现的高频电子线路正逐渐被数字电路取代, 数字电路朝着软件化的方向发展, 芯片 + 算法已是一种趋势。在这一背景下, 日本、美国、意大利等国的天文研究所纷纷将数字滤波应用于射电天文测量, 即来自天线的射电信号, 经下变频后成为中频信号, 再经高速 A/D 采样、数字滤波, 最终获得基带信号, 然后进行不同的专门数据处理。如: 在 VLBI 测量中, 射电信号经天线接收、高速 A/D 采样 (目前可达 4 Gps) 后, 由模拟信号转换成数字信号, 再经电缆或光纤传输至数据处理中心, 由数字滤波进行频段和带宽的选择, 最后送高速、大容量的相关处理机实现相关处理。

2 数字滤波原理

一个数字系统用系统函数表示为

$$H(z) = \frac{\sum_{k=0}^M b_k z^{-k}}{1 - \sum_{k=1}^N a_k z^{-k}} = \frac{Y(z)}{X(z)}, \quad (1)$$

其输入输出关系的常系数线性差分方程为

$$y(n) = \sum_{k=1}^N a_k y(n-k) + \sum_{k=0}^M b_k x(n-k). \quad (2)$$

在 (1) 和 (2) 式中, $X(z)$ 、 $x(n)$ 为输入; $Y(z)$ 、 $y(n)$ 为输出; a_k 、 b_k 为多项式系数。可以看出, 该系统就是把输入序列通过一定的运算变成输出序列。数字滤波就是以这一理论为基础的。可见, 数字滤波器所需要的基本运算单元为: 加法器、单位延时和乘法器。

数字滤波器的实现方式有两种: IIR (无限冲激响应) 和 FIR (有限冲激响应)。IIR 滤波器和 FIR 滤波器比较如下^[1]:

(1) 在相同技术指标下, IIR 滤波器由于存在对输入的反馈, 因而可用比 FIR 滤波器较少的阶数来满足指标要求, 这样一来所用的存储单元就少, 运算次数也少, 较为经济;

(2) FIR 滤波器可得到严格的线性相位, 而 IIR 滤波器则不能。IIR 滤波器选择性越好, 其相位的非线性就越严重。因而, 如果 IIR 滤波器要得到线性相位, 又要满足幅度滤波的技术要求时, 必须加全通网络进行相位校正, 但这会大大增加滤波器的阶数;

(3) FIR 滤波器主要采用非递归结构, 因而在理论上以及实际有限精度的运算中都是稳定的, 有限精度运算误差也较小。而 IIR 滤波器必须采用递归结构, 其极点在 z 平面单位圆内才能稳定, 这种结构由于运算中的四舍五入处理, 有时会引起寄生震荡;

(4) FIR 滤波器由于冲激响应是有限长的, 因而可以用快速 FFT (Fast Fourier Transform), 这样运算速度可以快得多, 而 IIR 滤波器则不能这样运算;

(5) 从设计上, IIR 滤波器可以利用模拟滤波器设计现成的闭合公式、数据和表格, 因而计算工作量较少, 对计算工具要求也不高。而 FIR 滤波器一般没有现成的设计公式, 且窗函数法也只给出窗函数的计算公式, 当计算通带、阻带衰减时仍无显式表达式。通常 FIR 滤波器设计只有计算机程序可资利用, 因而要借助于计算机;

(6) IIR 滤波器主要是设计规格化的、频率特性为分段常数的标准低通、高通、带通、带阻、全通滤波器, 而 FIR 滤波器则要灵活得多, 例如频率抽样设计法, 可适应各种幅度特性及相位特性的要求, 因而 FIR 滤波器适应性较强, 可设计出理想正交变换器、理想微分器、线性调频器等各种网络。

鉴于 FIR 和 IIR 各自特点, 考虑保持线性相位及稳定性问题, 在射电天文测量中大多采用 FIR 方式实现数字滤波。

3 实现数字滤波的芯片性能比较

实现数字滤波的运算为乘法和累加 (MAC: Multiplication and Accumulation), 目前有 3 种类型的芯片可供选择^[2]:

- (1) ASICs (Application Specific Integrated Circuits);
- (2) 可编程的 DSP (Digital Signal Processor) 芯片;
- (3) FPGA (Field Programmable Gate Array) 芯片。

ASICs 可以有多个 MAC 单元实现并行处理, 但由于其费用较高, 用户无法根据自己的需要进行电路修改而较少采用。

可编程 DSP 芯片一般含有一个 MAC 单元。它完成一次 MAC 操作的时间小于一个时钟周期。作为通用处理器, 尽管较为灵活, 但由于只有一个 MAC 单元且每完成一条指令都需要对指令进行获取、解码和执行, 故其速度不可能非常快。在高采样速率场合, 则需要多处理器的配置来实现并行处理, 而多处理器的软件开发过程很复杂, 并且多处理器经常无法达到所需的性能。

大容量、高性能的 FPGA 芯片可以提供较多的 MAC 单元, 例如: XILINX 公司的 VIRTEX-II 拥有 40 个 18 bit×18 bit 的硬件乘法器, 而且它的显著优点是用户可编程。在需要信号高速处理的情况下, 可以通过相应的算法实现并行处理, 以达到其他芯片所无法达到的性能。由 FPGA 芯片实现的数字滤波中, 一般都采用分布式算法 (Distributed Arithmetic), 充分利用 FPGA 丰富的 RAM 资源, 借用查表 (LUT: Look-Up Table) 方式避免进行乘法运算。

最新可编程 DSP 和 FPGA 芯片的性能比较列于表 1^[3]。

表 1 最新可编程 DSP 和 FPGA 芯片性能比较^[3]

功 能	目前工业界 最快的 DSP 芯片	XILINX 公司 Virtex-E-08	XILINX 公司 Virtex-II pro
乘累加次数 /s -8 × 8 bit	88 亿	1280 亿	10000 亿
FIR 滤波器 -256 级, 线性相位 -16-bit 数据 / 系数	17 Msps @1.1 GHz	160 Msps @160 MHz	300 Msps @300 MHz
FFT -1024 点, 复数 -16-bit 实部 & 虚部	7.7 μs @800 MHz	41 μs @100 MHz	1 μs @150 MHz

4 数字滤波的优点及其系统实现方案

中频信号经 A/D 采样后进行数字滤波。数字滤波在系统中的实现方案总的来说有两种:

(1) 采用数字带通滤波器 + 抽取滤波器; (2) 采用数字本振 + 数字低通滤波器 + 抽取滤波器。前者由数字带通滤波器选择频段和带宽, 而后者由数字本振选择所需频段, 数字低通滤波器选择合适的带宽; 两种方案都采用了抽取滤波器来降低采样速率。具体实现框图见图 1^[4]。

采用数字滤波的优点如下:

- (1) 较模拟滤波有更好的带通选择性, 频率响应不受环境温度的影响;
- (2) 极大地简化了数据采集系统的复杂性, 提高了系统的可靠性;
- (3) 采用可重构的 FPGA 芯片实现滤波, 极大地提高了系统的灵活性;
- (4) 可以实现数据压缩;

(5) 在 VLBI 中, 宽带射电信号经光纤传输, 再经数字滤波, 配以已研制成功的硬盘记录设备, 就可实现数据的实时或准实时相关处理。

采用数字滤波的主要缺点是：存在有限字长的截短效应，这在设计中需仔细考虑，以使其影响控制在允许范围内。

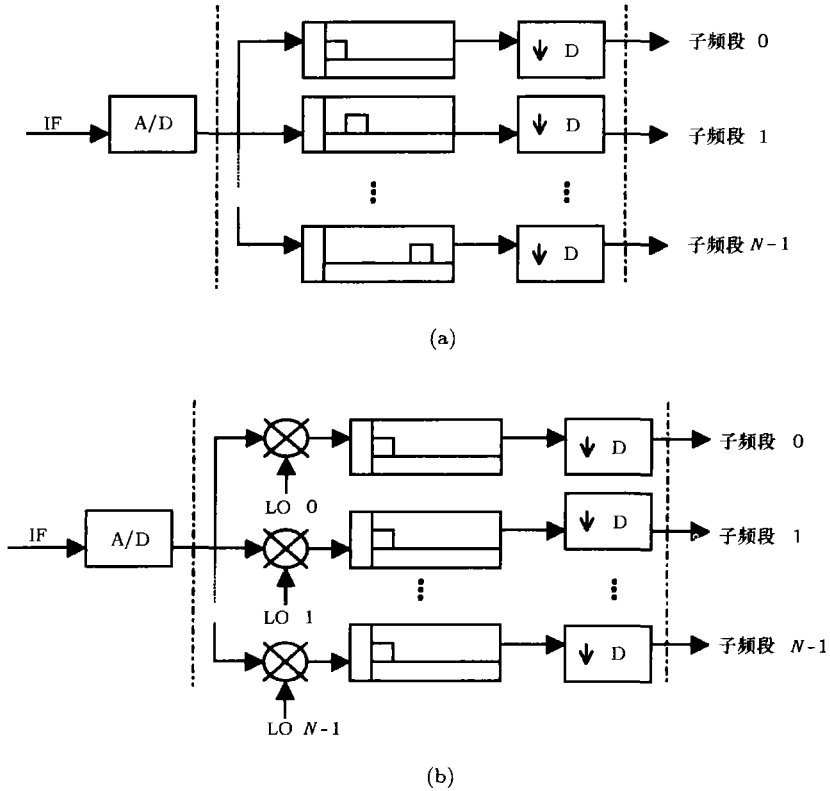


图 1 数字滤波的两种系统方案^[4]

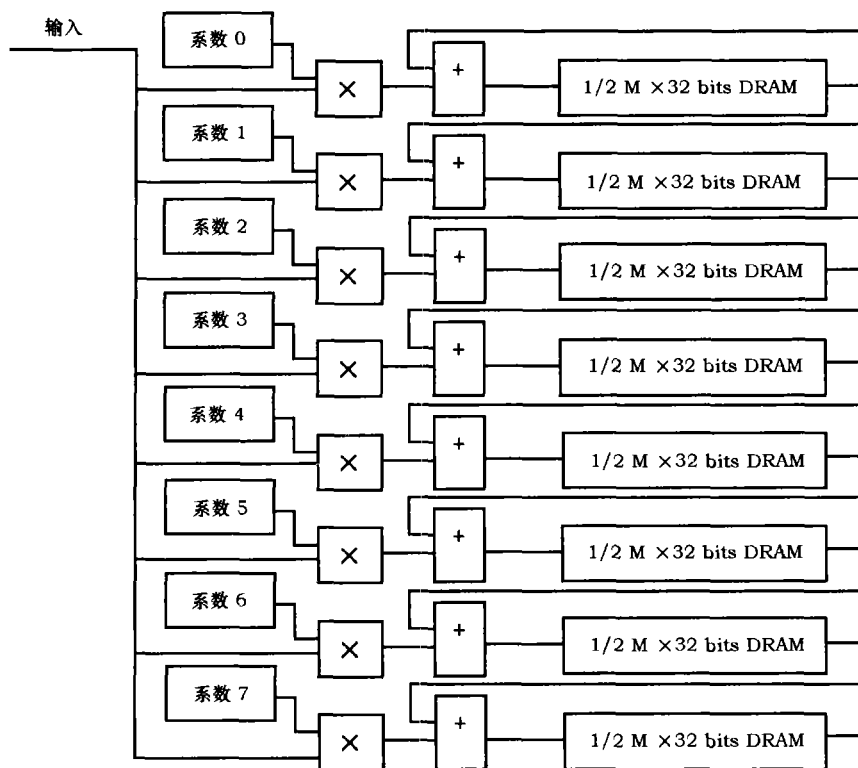
(a) 数字带通滤波器 + 抽取滤波器；(b) 数字本振 + 数字低通滤波器 + 抽取滤波器。

5 数字滤波在射电天文中的应用

5.1 现有的 VLBI 相关处理机中的数字滤波^[5]

美国 NRAO 的 20 台站 VLBA 型 FX 相关处理机的主要功能是：数据的稳定回放、时延粗补偿、FTSC (分数尾数校正)、相位补偿、FFT 运算、复数交叉相乘累加、长期累加、数字滤波 (FIR) 和结果输出。

数字滤波采用 FIR 滤波，主要任务是：在保持条纹响应的前提下，降低数据速率，压缩数据量。FIR 滤波器的基本结构见图 2^[5]。其工作模式为：每个周期 (131 ms) 内对抽头系数进行更新，若设计 N 个抽头系数，循环周期则为 N ，在 N 个周期内进行数据累加。图 2 中有 8 条支路，故抽取因子为 $N/8$ ，数据速率降低了 $N/8$ 倍。 N 有 4 种选择，分别为 8、16、32 和 64，相应的抽取因子为 1、2、4 和 8。

图 2 FIR 滤波器的基本结构^[5]

5.2 数字 BBC (Base Band Converter)^[6]

由于数字技术的快速发展及其显著优点,人们希望用数字技术来实现 VLBI 数据采集终端中的模拟 BBC,以减少系统的复杂性,提高系统可靠性。目前,意大利的射电天文研究所在这方面做了较多的工作。数字 BBC 按功能可分为 3 部分:高速 A/D 采样器 (MAX108, 1.5 Gsps 采样速率)、数字下变频器和数字滤波器,可以实现频段与带宽选择,条纹旋转和上、下边带选择等功能。它设计的总体目标如下:

- (1) 能与现有的 VLBI 数据采集终端和相关处理机完全兼容;
- (2) 能较容易地进行维护和升级 (只需要软件升级);
- (3) 能与 VLBI 标准接口 (VLBI Standard Interface, VSI) 兼容。

故新一代 VLBI 数据采集终端的信号流程为:射电信号经天线接收后,首先进行高频信号处理即模拟滤波,并由高频信号转变为中频信号;再送数字 BBC 变为基带信号;最后送相关处理机进行相关处理。数字 BBC 除 A/D 采样器外,数字下变频和数字滤波均由 FPGA 芯片实现, FPGA 内电路实现框图见图 3^[6]。图中信号的输入由高速 A/D 采样器提供——两路 512 Msps 速率的射电信号。整个数字 BBC 的硬件组成为:高速 A/D 采样器、FPGA 芯片和控制电路。数字 BBC 采用了 FPGA 芯片实现,这使得可以通过加载不同的代码程序来选择不同的处理带宽和频段。数字 BBC 中数字滤波器的种类有:级联积分器梳状 (Cascade Integrator

Comb, CIC) 滤波器、数字抽取、Hilbert 滤波器和低通滤波器等。其中 CIC 滤波器实现高比率数据抽取；Hilbert 滤波器实现 -90° 相移，从而完成单边带选择；低通滤波器实现带宽选

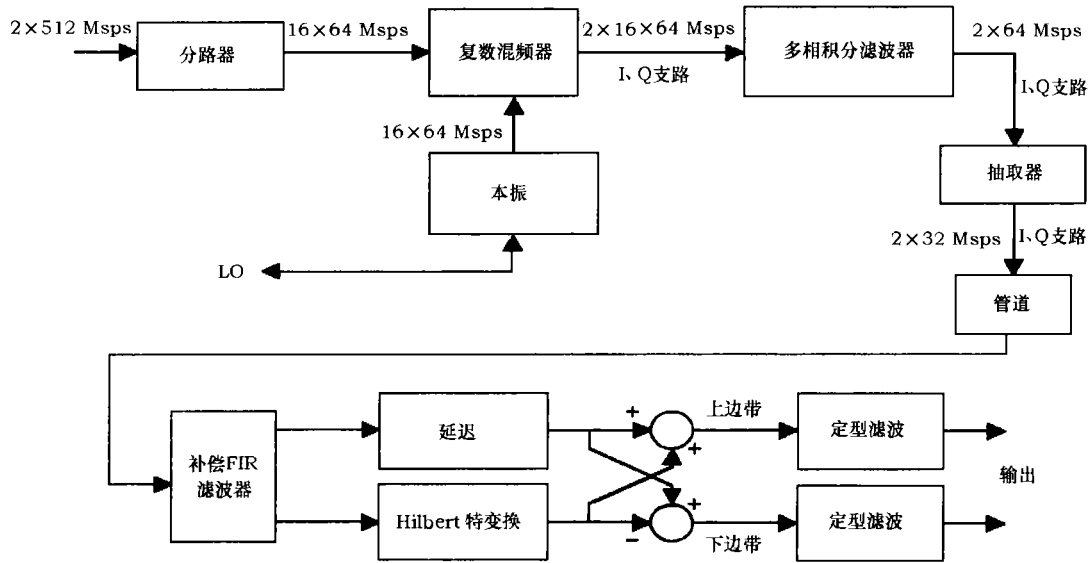


图 3 FPGA 内电路实现框图^[6]

5.3 ALMA 的数字滤波^[7,8]

ALMA (Atacama Large Millimeter Array) 为连线的毫米波阵，它在数据采集和相关处理方面与 VLBI 有共同之处。

在 ALMA 中，A/D 采样器的采样速率为 4 Gsps，即总带宽 2 GHz；采用可编程的 FIR 数字滤波器，实现 1/1, 1/2, 1/4, ..., 1/64 的带宽选择，系数个数最多为 2048 个，输入为 4 bit。具体指标见表 2^[7]。

表 2 ALMA 的数字滤波器^[7]

带宽	125 MHz 输入	125 MHz 输出	性能指标
2 GHz	32 路并行 4-bit	32 路并行 2-bit	1-tap
1 GHz	32 路并行 4-bit	16 路并行 2-bit	128-tap
500 MHz	32 路并行 4-bit	8 路并行 2-bit	256-tap
250 MHz	32 路并行 4-bit	4 路并行 2-bit	512-tap
125 MHz	32 路并行 4-bit	2 路并行 2-bit	1024-tap
62.50 MHz	32 路并行 4-bit	1 路 2-bit	2048-tap
31.25 MHz	32 路并行 4-bit	1 路 2-bit ¹⁾	2048-tap

1) 2 倍 Nyquist 采样。

2001 年，Gigabit 数字滤波器被应用于 VERA (VLBI Exploration of Radio Astrometry)

计划中, 该数字滤波器由 16 个系数对称的 FIR 滤波器组构成, 每个 FIR 滤波器具有 1024 个系数, 系数字长为 16 bit。

另外, Jodrell Bank 天文台的 Cobra 数字接收机也采用了数字滤波技术。

5.4 基于数字滤波技术的新型相关处理机^[9,10]

加拿大的 Herzberg 天体物理研究所正在为 VLA 研制基于数字滤波器组、无混叠技术的 WIDAR (Wideband Interferometric Digital ARchitecture) 宽带相关处理机, 该处理机有高的频

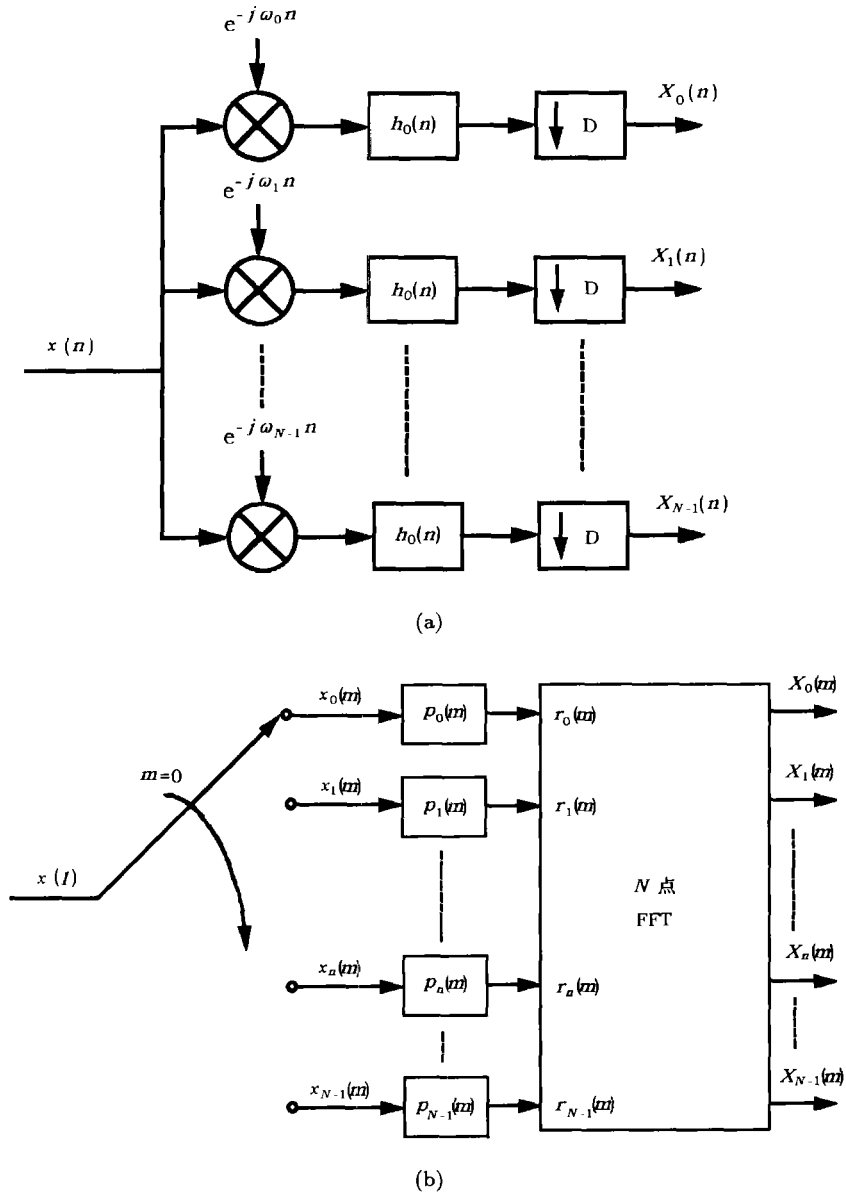


图 4 FFT 多相滤波器原理及实现框图^[10]

(a) 原理框图; (b) 采用多相滤波结构实现的基于 FFT 的滤波器组。

谱分辨率和频谱动态范围。在宽带模式下，可处理 8 个带宽为 2 GHz 的通道——得到 2 GHz 的带宽，这主要是由于采用了数字滤波器组和无混叠技术，实现了信号各频带的无缝连接；在窄带模式下，可处理 25 万个通道，根据不同的窄带模式，带宽有 8、16、32、64 MHz 等。

另外，FX 型相关处理机还可采用基于 FFT 滤波器组的数字滤波技术。图 4^[10] 为 FFT 多相滤波器的原理及实现框图。它采取的方法是：先将观测频段转换成基带（乘上因子 $e^{-j\omega t}$ ），然后进行低通滤波和数据抽取。在实现过程中，采用过采样多相滤波，允许滤波器级联但不引入混叠，实现了频谱的多分辨率，克服了 FFT 固有的缺点。

5.5 脉冲星接收机中的数字滤波^[11]

GBPP (Green Bank-berkeley Pulsar Processor) 是加州大学射电天文实验室在上世纪 90 年代研制的脉冲星接收机，它采用了数字滤波技术——36 MHz 带宽的数字滤波器组，图 5^[11] 为数字滤波板一个通道的原理框图。该接收机的滤波采用模拟和数字相结合的方式，总观测带宽为 100~200 MHz，通道个数为 50~100。其中模拟滤波器组将总带宽分成 8~12 个中频通道，然后对每个中频通道进行数字采样，再由数字滤波器组将频段划分为 8~16 个更窄的通道。在双边带输入模式下最大带宽为 36 MHz，在单边带模式下最大带宽为 18 MHz。

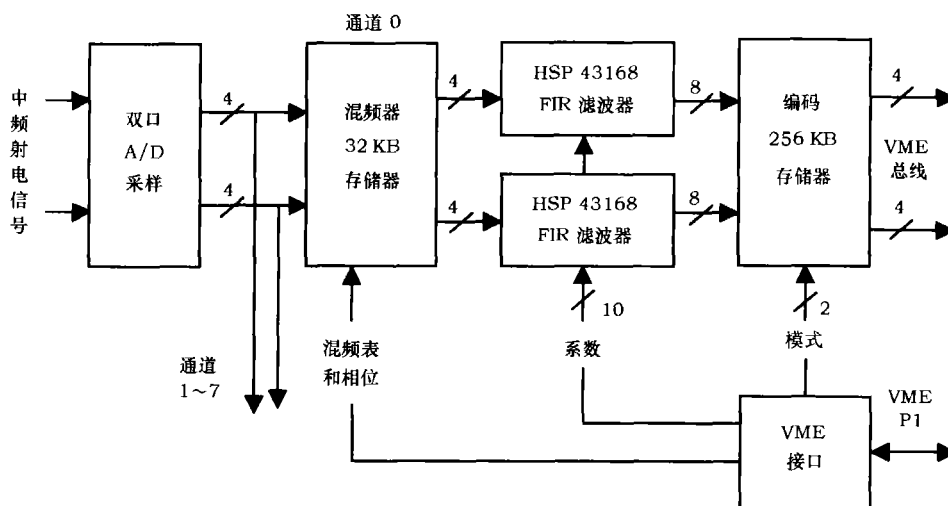


图 5 GBPP 数字滤波板一个通道的原理框图^[11]

VME 总线是针对 16 位和 32 位微处理器设计的，它可支持多达 4 个处理器的真正多处理器运行的工控计算机总线。

6 小 结

由于天文和深空探测的需求，美国、欧洲、日本等技术发达国家都在致力于灵敏度更高、功能更强、用于射电天文测量的相关设备的研制，他们都不约而同地引入了数字滤波技术。数字滤波技术不仅能降低设备的复杂性，提高可靠性，而且还因 FPGA 芯片技术使得设备的灵活性大大提高，满足了不同用途。

参考文献:

- [1] 程佩青. 数字滤波与快速傅里叶变换, 北京: 清华大学出版社, 1990: 212~213
- [2] Logics C. Distributed Arithmetic for the Design of High Speed FIR Filter Using FPGAs, <http://www.aksasds.com/PdfFiles/Final%20paper.pdf>
- [3] Wang S. In: Insight of Memec (Asia Pacific) Ltd. eds. Digital Signal Processing on Xilinx FPGA, 成都: Insight, 2003: 19
- [4] 项英, 张秀忠. 天文学进展, 2003, 21: 188
- [5] Greenberg J. VLBA Technical Report No. 46, The VLBA Correlator Digital Filter Volume 1 of 2, 1999: 8~9
- [6] Tuccari G. In: Korea Astronomy Observatory eds. New Technologies in VLBI (Abstract), Gyeongju: KAO, 2002: 6
- [7] Escoffier R P, Webber J C, D'Addario R L *et al.* Proc. SPIE, 2000, 4015: 106
- [8] 会议资料. In: Korea Astronomy Observatory eds. New Technologies in VLBI (Abstract), Gyeongju: KAO, 2002
- [9] Carlson B. NRC-EVLA Memo# 001, A Proposed WIDAR Correlator for the Expansion Very Large Array Project: Discussion of Capabilities, Implementation and Signal Processing, 2002
- [10] Bunton J. ALMA Memo 447, Multi-Resolution FX Correlator, 2003
- [11] Backer D C, Dexter M R, Zepka A. A Programmable 36-MHz Digital Filter Bank for Radio Science, <http://astron.berkeley.edu/~mpulsar/bpp/gbpb/gbpb.html>

Application of Digital Filtering in Radio Astronomy

XIANG Ying, ZHANG Xiu-zhong

(Shanghai Astronomical Observatory, Chinese Academy of Sciences, Shanghai 200030, China)

Abstract: With the rapid technological advances in digital devices, circuits and systems, it is available for real-time processing to use high speed digital filtering with FPGAs (Field Programmable Gate Array Circuits). In this paper, we briefly review the theory of digital filtering and analyse the two kinds of implementation in designing of digital filters. Compared with analog filters, digital filters offer outstanding advantages which are described in the paper. The applications in radio astronomy are introduced as well.

Key words: astronomical facilities and technique; digital filtering; review; radio astronomy; A/D sampling; FPGAs (Field Programmable Gate Array Circuits)